

PAT-NO: JP352046787A

DOCUMENT-IDENTIFIER: JP 52046787 A

TITLE: COIL FOR INTEGRATED CIRCUIT AND PROCESS FOR PRODUCTION
OF SAME

PUBN-DATE: April 13, 1977

INVENTOR-INFORMATION:

NAME

NAKAGOME, YOSHIYUKI

HOYA, KAZUO

INT-CL (IPC): H01L027/04

ABSTRACT:

PURPOSE: To compose a spirally wound coil in such a manner as to cross the groove direction by way of an insulating plate film within the groove formed in a semiconductor substrate, thereby forming an effective coil for IC without decreasing the scale of integration.

COPYRIGHT: (C)1977,JPO&Japio

----- KWIC -----

Document Identifier - DID (1):

JP 52046787 A



① 日本国特許庁

公開特許公報

① 特開昭 52-46787

④ 公開日 昭 52.(1977) 4.13

② 特願昭 50-121830

② 出願日 昭 50.(1975) 10.11

審査請求 有 (全4頁)

庁内整理番号

7210 57

6843 57

⑤ 日本分類

99G H0
59 F0

⑤ Int. Cl²

H01L 27/04

識別
記号

特許庁長官殿

発明の名称 シュウセイカイロヨウ セインホウホウ
集積回路用コイルとその製造方法

特許請求の範囲に記載された発明の数 3

発明者

住所 コダイラシヨウスイホンチヨウ
東京都小平市上水本町 1450 番地
株式会社 ヒダチセイサクシヨムサンコウシヨウナイ
日立製作所武蔵工場内
氏名 ナカゴミヨシユキ
中込 義之 (姓か 1 名)

特許出願人

住所 東京都千代田区丸の内一丁目 5 番 1 号
名称 (510) 株式会社 日立製作所
代表者 吉山 博吉

代理人

住所 東京都千代田区丸の内一丁目 5 番 1 号
株式会社 日立製作所内
電話東京 270-2111 (大代表)
氏名 (7237) 弁護士 薄田 利

方式
審査

50 121830

明 細 書

発明の名称 集積回路用コイルとその製造方法

特許請求の範囲

1. 半導体基板上に形成された溝と、この溝内面に絶縁被膜を介して溝方向を横切るように形成された多条の第1導体層と、第1導体層の形成された溝内に形成された少なくとも周囲が絶縁物からなる充填物と充填物の上に第1導体層に接続して設けられた多条の第2導体層とを具備し、第1導体層と第2導体層とでつる巻き状に連続するコイルが構成されていることを特徴とする集積回路用コイル。
2. 前記溝内に形成された充填物は強磁性体から成ることを特徴とする特許請求の範囲1に記載の集積回路用コイル。
3. 結晶面(100)を主面とするシリコン基板上に異方性エッチングによる溝を形成する工程、上記溝内面に絶縁被膜を形成する工程、上記絶縁被膜上に溝を横切るようにコイル下半部となる多条の導体層を形成する工程、多条の導体層を形成し

た溝内に充填物を形成する工程、上記充填物の上を通り前記多条の各半導体層の両端に接続するコイルの上半部となる多条の導体層を形成する工程とから成ることを特徴とする集積回路用コイルの製造方法。

発明の詳細な説明

この発明は半導体集積回路の一部として半導体基板上に形成するコイルに関する。

従来、モノリシック集積回路の一部としてコイルを形成する場合、半導体基板上に酸化膜等の絶縁被膜を形成し、この絶縁膜の上にアルミニウム蒸着およびホトエッチングにより例えば渦巻状の導体層を形成したものをコイルとしていた。しかしこのような渦巻状のコイルでは占有面積が大きい割にQが高くならず、Qを大きくしようとすれば回路装置の集積度を低下させることになっていった。このような渦巻状コイルを例えば複数段として立体化することも提案されているが、この場合加工が難しく、またQが大きできないという問題点がある。

本願発明者は上記点にかんがみ、81結晶の異方性エッチングによつて得られるV状溝を利用しつる巻き状コイルを形成できないかと考えてこの発明がなされた。

したがつてこの発明の目的は半導体基板上に集積度を下げることなく有効なコイルを形成することである。

上記目的を達成するための発明の基本的な構成は、半導体集積回路用コイルにおいて、半導体基板状に形成された溝と、この溝内面に絶縁被膜を介して溝方向を横切るように形成された多条の第1導体層と第1導体層の形成された溝内に形成された少なくとも周囲の絶縁物からなる充填物と、充填物の上に第1導体層の各条端に相互に接続して設けられた多条の第2導体層とを具備し、第1導体層と第2導体層とでつる巻き状に連続するコイルが構成されることを特徴とする。

この発明の他の構成は、上記基本的構成を有する集積回路用コイルにおいて、溝内の充填物を強磁性体により形成することを特徴とするものである。

(3)

るエッチング速度よりはるかに大(約50:1)であることを創用したもので、このようにして形成された溝は同図に示すように溝の底面は平らな(100)面を有し、溝の内側面には底面に対し所定角度をもつ平らな(111)面が得られる。

(b) 少なくとも上記溝2を含む基板表面に SiO_2 (二酸化シリコン)等の絶縁被膜3を形成する。この絶縁被膜3は Si_3N_4 (窒化シリコン)あるいはPIQ樹脂(ポリイミド樹脂の一種)等を使用してもよい。

(c) 導体によりコイルの下半部4を形成する。この導体としてはアルミニウムを蒸着し、ホトレジスト処理により不要部を除去して図(0₂)に示すように溝2を横切る多条の導体層4を形成する。

(d) 次にPIQのごとき誘電体(絶縁物)5を少なくとも上記溝を埋めこむような厚さに基板上に形成する。この誘電体5の上にホトレジスト6を塗布し、溝以外の部分のホトレジストを除

(5)

る。

この発明の他の構成は集積回路用コイルの製造方法において、結晶面(100)を主面とするシリコン基板上に異方性エッチングによる溝を形成する工程、上記溝内面に絶縁被膜を形成する工程、上記絶縁被膜上に溝を横切るようにコイル下半部となる多条の導体層を形成する工程、多条の導体層を形成した溝内に充填物を形成する工程、上記充填物の上を通り前記多条の各導体層の両端に接続する工程とから成ることを特徴とする。

以下、若干の実施例につき、具体的に説明する。

実施例 1

第1図はこの発明による集積回路用コイルを製造方法にそつて工程順に示すものである。

(a) 結晶面(100)を主面とするシリコン単結晶ウェーハ1を基板として用意し、この基板主面に異方性エッチング法による溝2を形成する。この異方性エッチング法はKOHのごときアルカリエッチ液を使用し、(100)面に対するエッチング速度が他の(111)、(211)面に対す

(4)

去する。

(b) 上記ホトレジスト6をマスクとして誘電体5が溝2内の充填物となるように他の部分をエッチングする。このとき導体コイル下半部4の各両端部4a、4bを露出させる。

(c) この後上記誘電体5の上を通るように導体によりコイルの上半部7を形成する。このときの導体も同様にアルミニウムをホトレジ処理し、図(1₂)に示すように、コイルの上半部7の両端の一方がコイルの下半部4の両端とずれた形で接続し、一つのつる巻き状のコイルを構成させる。

実施例 2

実施例1の(d)工程の後、誘電体の大部分をそのままにして、第2図に示すようにコイルの下半部の両端部4a、4b(またはその一方)に対応する部分にエッチングして、窓部8を形成し、平らな状態の誘電体上にコイルの上半部7を形成し、上記窓部8を通して接続する。

実施例 3

(6)

実施例1の誘電体に代えて第3図に示すように強磁性体9を導体のコイル上半部と下半部との間に充填物として形成する。強磁性体としては例えばフェライト粉末を適当な樹脂に混合し、ペースト状として塗布する。なお、強磁性体を充填する場合、導体のコイルとの間にPIQ等の絶縁被膜10,11を介装させる。

以上実施例で述べた構成によれば、下記の理由により前記発明の目的が達成せられ、また諸効果が得られる。

- (1) 溝内に充填したPIQ等の誘電体により、充分なスペースが保持され、下半部と上半部とにより構成されたコイルの直径が大きくなりQが大きくなる。また長岡係数が大きくなるため、Lも大きくとることができる。
- (2) コイルの空間部に充填物として強磁性体を形成することでLは μ 倍(透磁率倍)となり、大きなインダクタンスを持たせることができる。磁性体の μ としては現在 $\max 1000$ 程度のものが得られる。

(7)

- (5) 強磁性体を溝に充填する場合リニアIOと共通の基板上にループ又はリング状の溝を形成し、これにそつてコイルをつくりパラメトロンとして使用する。
- (6) 上記ループの1箇所を切断し、その部分にホール素子をつくり無接点スイッチとして使用する。
- (7) 強磁性体に絶縁性のある材料を使用する。そしてコイルをこの磁性体で覆つてもよい。
- (8) 基板としては他の結晶を使用してもよく、また溝の形状はV字状でなくてもよい。

この発明の適用できる分野は、Lを含むモリシツクIO、リニアIO、デジタルIO、メモリ、パラメトロン、ホール素子等の磁気回路等である。

図面の簡単な説明

第1図はこの発明の一実施例を製造工程により示すものであり、(a)は斜視図、(b),(c),(d),(e)および(f)は正面断面図、(g₁),(g₂),(f₂)は(f₁),(f₁)の平面図である。第2図は本発明の他の実施例の斜視図、第3図は本発明の他の

(9)

- (3) 上記(1),(2)より、モノリシツク集積回路内に集積度を低下させることなく大きなインダクタンスのL素子を組込むことが可能となつた。
- (4) QおよびLを大きいコイルを半導体集積回路に構成でき、しかも他のコイルへの寄生誘導が少ない。

この発明は前記実施例に限定されることなく、これ以外に下記のような形態で実施できる。

- (1) 実施例ではコイルは単巻き(1回巻き)であるが、これを複数巻き(2回、3回巻き)とする。
- (2) 実施例では自己インダクタンスであるが、2個並設することにより相互インダクタンスとする。
- (3) コイルの下半部の導体をアルミニウムの代りに不純物を高濃度に拡散させた半導体層を使用する。
- (4) 溝内への充填物として、初めにシリコンを形成しこれを熱酸化させたもの、あるいは逆バイアスされたp+型半導体を用いる。

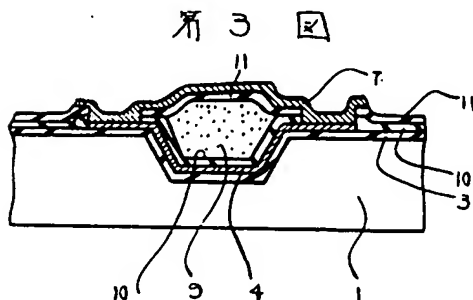
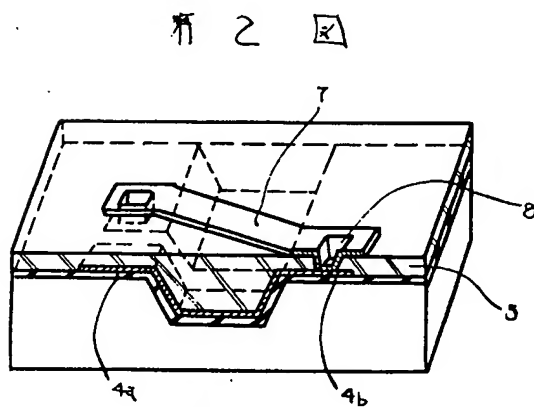
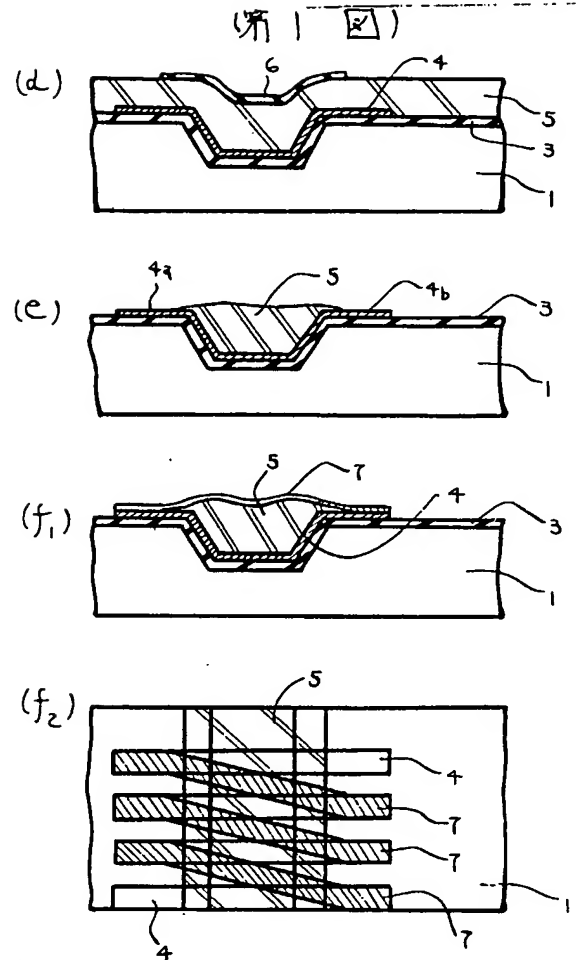
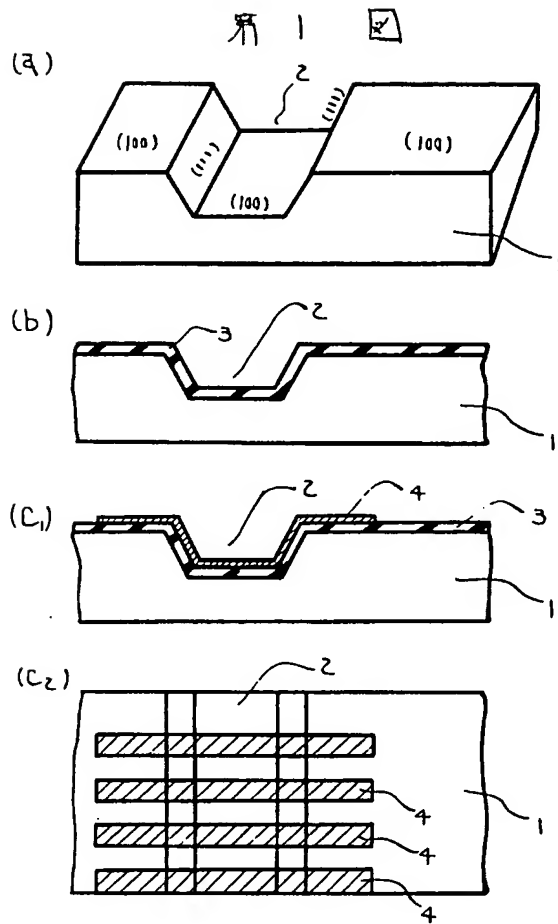
(8)

実施例の正面断面図である。

1・・・シリコンウエーハ(基板)、2・・・溝、3・・・酸化シリコン被膜、4・・・コイルの下半部となる導体、5・・・PIQ(誘電体)、6・・・ホトレジスト、7・・・コイルの上半部となる導体、8・・・窓開部、9・・・強磁性体、10,11・・・絶縁被膜。

代理人 弁理士 薄田利幸





添附書類の目録

(1) 明 細 書	1 通	(5) 出願審査請求書	1 通
(2) 図 面	1 通		
(3) 委任状	1 通		
(4) 特許願原本	1 通		

前記以外の発明者、特許出願人または代理人

発 明 者

住 所 コダイラシヨウスイホンチヨウ
東京 都 小平市 上水本町 1450 番 地
氏 名 ヒダチセイサクシヨムサンコウジヨウナイ
株式会社 日立製作所武蔵工場内
保 谷 カズ オ 男